

探討不同氧氣濃度於五氧化二鈮薄膜在非揮發性變阻式記憶體元件之應用

吳佳霖¹ 曾世賢¹ 陳開煌² * 鄭建民¹

¹ 南台科技大學電子工程系 ² 東方技術學院電子與資訊工程系

本研究是利用射頻磁控濺鍍法沉積五氧化二鈮介電薄膜，在矽基板上製作成之(Metal-Insulator-Semiconductor, MIS)結構，探討其結構特性在於非揮發性電阻式記憶體元件之應用。並藉由不同之濺鍍參數的改變，探討結構中五氧化二鈮介電薄膜對於非揮發性之電阻式記憶體元件的影響。另外在 MIS 之結構中，對於五氧化二鈮薄膜將利用不同快速熱退火溫度來改善其物性與電特性。以期藉由改善非揮發性電阻式記憶體元件中之最佳物性與電性。由本實驗之結果可以發現五氧化二鈮薄膜最佳沉積參數為氧氣濃度 40% 與濺鍍功率為 200W，另外在外加電場 0.6 MV/cm 時五氧化二鈮薄膜的漏電流大小約為 1×10^{-5} A/cm²，另外可以由電性發現，五氧化二鈮非揮發性之電阻式記憶體元件 on/off ratio 為 10^3 ，另外在本研究中非揮發性之電阻式記憶體元件保持性可達到 10^9 次數。

關鍵字：非揮發性電阻式記憶體、射頻磁控濺鍍系統、介電薄膜、導通電流、保持性

(1) 前言

近幾年來隨著科技的技術與資訊產業的發展日新月異，電子記憶體所扮演的角色可說是舉足輕重。從 1999 年開始在非揮發性記憶體的市場中，在需求中有突破性之發展如近幾年在 3C 產品中的行動電話、個人數位秘書(PDA)、隨身碟、個人電腦(PC)、數位相機卡、智慧卡、手機記憶體...等，而現今具有高速度、高容量、高可靠度之記憶體是不可缺乏的單元。而一般之記憶體依功能可以分為兩大類，一類是強調高速存取的揮發性隨機記憶體(Random Access Memory, RAM)，雖然讀寫之速度快可低於奈秒(ns)以下，但是卻沒有永久記憶之功能。而另外一類為強調可以永久記憶功能的非揮發性的唯讀記憶體(Read Only Memory, ROM)，但是在其讀寫的速度卻是需要到微秒(μ s)以上的時間。故因為這兩種功能無法同時兼具，所以使得電子記憶體在應用上受到許許多多的限制。

現今非揮發性電阻式記憶體(Resistive Random Access Memories, RRAM)是在目前的電子產業中，努力朝向發展的一項技術，因為非揮發性電阻式記憶體(Resistive Random Access Memories, RRAM)是具有實用性發展潛力的記憶元件，它具有非揮發性、高讀寫速度、結構簡單、高積集度、保存時間長久、高耐久性、低操作電壓、抗輻射等多項優點。而大部份的記憶體大都以具有過渡金屬氧化物成份之介電薄膜，例如： SrTiO_3 、 TiO_2 、 V_2O_5 、 MgO 、 ZnO 等，由於具有高介電率與介電之特性，故一般被認為便是下個世代(Giga-bit scale) RRAM 的重要關鍵材料[1-8]。

在過渡氧化物應用在雙電阻穩態記憶體的應用中，早在 1963 年 Hickmott 發現在不同方式所製備氧化鋁所形成的絕緣層[11]，使用鋁與金分別為下與上電極，可以形成在同一極性方向下有高與低的電阻態，在同一極性，因此可以有兩個電阻狀態，高電阻狀態(high resistance state, HRS)與低電阻態(low resistance state, LRS)。在絕緣層中雙穩態的現象產生前，利用偏壓所造成在絕緣層中電荷相互累積所造成的缺陷，此過程定義為形成製程(forming process)。隨後在絕緣層中，可分為因為電壓所導致的負電阻(voltage

control negative resistance; VCNR)或電流所控制的負電阻(current control negative resistance; CCNR)，以進行穩定電阻雙穩態的變換[13]。在雙穩態電阻轉換與相變化記憶體主要的區別為後者絕緣層產生非晶相與多晶相的轉換，前者絕緣層並無相變化發生。其主要材料分類可參見文獻回顧[11]。在半導體技術路徑圖 2005 (ITRS 2005)描述電阻式記憶體為“若高低電阻態效應可以有效控制，基於此效應之雙穩態電阻式記憶體可以被微縮至相當小的特徵尺寸(feature size)，讀寫的速度為離子傳導速率。因為所見的現象所可能的機制還未知，此代表目前電阻式記憶體所面臨的問題。

另外，目前用以製備介電薄膜的鍍膜技術，有許多方法主要有電子槍蒸鍍法(e-beam evaporation)、溶膠-凝膠法(sol-gel process)、射頻磁控濺鍍(RF Magnetron Sputtering)、有機金屬分解法(MOD)以及化學氣相沈積(MOCVD)法。

而在本研究中主要是以使用射頻磁控濺鍍法在矽基板上沉積不同條件的五氧化二鈮介電薄膜，在其上面來製作鋁電極形成(Metal-Insulator-Semiconductor, MIS)結構，並找出最佳的濺鍍參數。在 Si 基板上沉積五氧化二鈮薄膜後，最後鍍鋁上電極，形成結構後，並去探討 $\text{V}_2\text{O}_5/\text{Si}$ 結構取代 MOSFET 閘極氧化層後其導通與截止電流的大小。

(2) 實驗步驟

本實驗是採用反應性射頻磁控濺鍍法(RF magnetron sputtering)在矽基板上沉積五氧化二鈮之介電薄膜，濺鍍之靶材製作是採用傳統的陶瓷粉末來製程，主要是以五氧化二鈮(>99.8%純度)作為原始粉末，壓製成五氧化二鈮的比例靶材。首先計算與調配粉末所需要的重量與莫數將粉末之後，球磨一小時，使其混合均勻，再經由高溫爐中烘烤脫水，使其凝結成固狀，之後再球磨 20 分鐘後，進行煅燒二小時，以油式壓模機製出所需要的參吋靶材。爾後將靶材放入高溫爐持溫去除黏劑，再將去完黏劑的靶材以 1000 °C 持溫時間來進行最後的燒結，以形成本實驗所需的靶材。

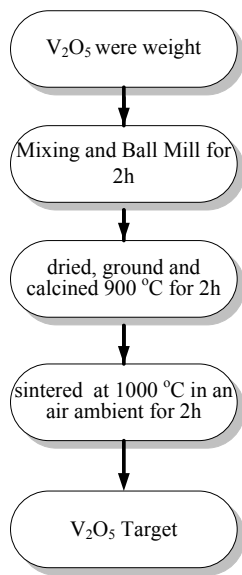


圖 1. V_2O_5 (五氧化二釩)target 製作流程。

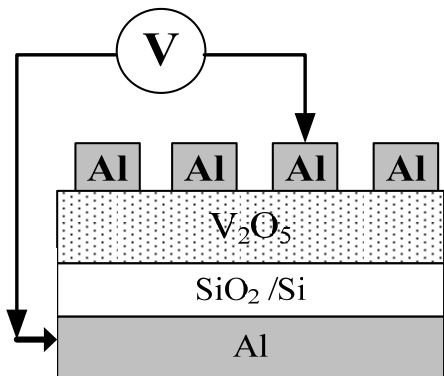


圖 2. Al/ V_2O_5 /SiO₂/Si 之金屬-介電層-半導體層 (Metal-Insulator-Semiconductor, MIS)結構電性量測示意圖。

另外，將濺鍍所需使用之矽基板，表面的需保持非常潔淨，故需要分別使用丙酮、異丙醇與 RO 水，以超音波震洗器洗淨，確保基板表面之潔淨，並以氮氣將基板表面吹乾，並使用射頻磁控濺鍍系統(RF magnetron sputtering system)來沉積五氧化二釩介電薄膜，其濺鍍之條件為濺鍍時間 2 小時、濺鍍功率 200W、腔室壓力為 20 mTorr、基板溫度為室溫與不同之氬氣與氧氣反應氣體之濃度，以探討其對物性及電性之影響。

然後將試片置於電子鎗真空蒸鍍系統(evaporator system, E-gun)，以真空熱蒸鍍的方式蒸鍍鋁 (Al) 做為頂部電極，其中蒸鍍區域及探針接觸圓點直徑大小皆為 1 mm，其電極厚度約為 500 nm 左右，形成如圖 2 所示之金屬-介電層-金屬(MIS)電容式結構試片，並進行電特性量測。

物性的量測方面主要是以 X 光繞射分析儀(X-ray diffraction, XRD) 來分析薄膜之晶向排列與排向，來決定薄膜沈積之最佳參數。另外以 α -step 來觀察在

不同的氧濃度與薄膜之關係、並觀察薄膜厚度和計算沉積速率，電性量測方面分別以 HP4194A 阻抗分析儀和 HP4156C 半導體參數分析儀來量測薄膜的電容對電壓 (ϵ_r -V) 特性與電流密度對電場(J-E) 的特性。

(3)結果與討論

本實驗在研究使用射頻磁控濺鍍法(RF sputtering)以不同的濺鍍參數下沉積五氧化二釩薄膜在矽基板上，形成一金屬層-電阻層-半導體層 (Metal-Insulator-Semiconductor, MIS)結構，量測其電特性，並找出最佳之參數。與再經由熱退火處理後結合 MIS 結構，並探討結構對記憶特性和電性的關係。

物性分析方面，圖 3 為不同氧氣濃度 XRD 關係圖，可發現隨著氧氣濃度的增加，氧氣濃度 40%時五氧化二釩 (400)結晶特性也越強。利用掃描式電子顯微鏡(SEM)可以觀察薄膜的表面結構、側面結構與平整度。

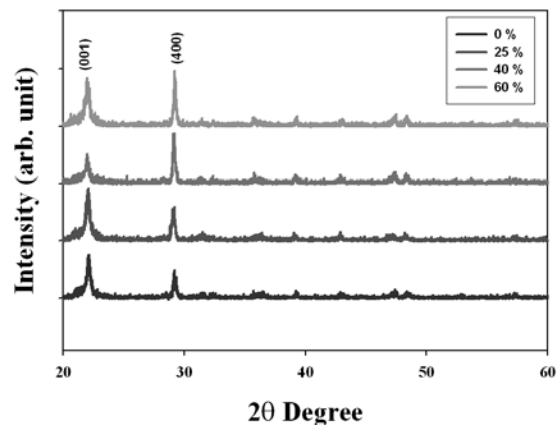


圖 3. 不同氧氣濃度下， V_2O_5 (五氧化二釩)薄膜沉積於 SiO₂/Si 之 XRD 圖。

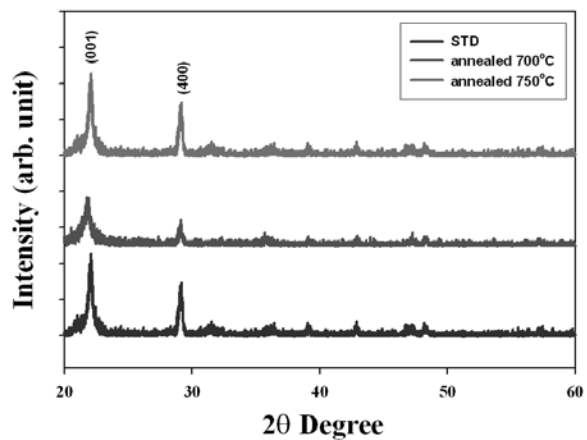


圖 4. V_2O_5 五氧化二釩薄膜在氧氣濃度 40%下，退火在不同溫度之 XRD 圖。

圖 4 所示為五氧化二釩薄膜在金屬-介電層-半導體層(Metal-Insulator-Semiconductor, MIS)結構中，以不同的溫度所呈現之 X-ray 繞射圖。隨著沉積溫度的增加，(400)的晶向強度愈強。這主要是在沉積五氧化二釩薄膜過程後，適當的退火溫度將增加薄膜的品質，所以在濺鍍後，給予一個適當退火溫度，可以直接降低五氧化二釩薄膜的缺陷密度。但是當退火溫度增加到 750°C 時，(400)晶向強度反而變強，由實驗結果顯示適當的退火溫度將造成五氧化二釩薄膜結晶性較佳。

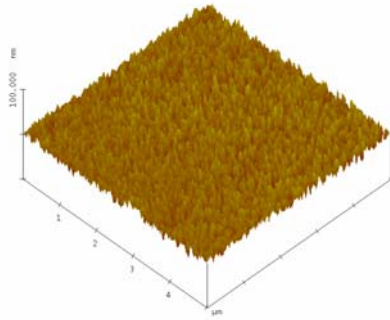


圖 5. V₂O₅ 五氧化二釩薄膜在氧氣濃度 40%AFM 圖。

圖 5 為 V₂O₅ 五氧化二釩薄膜在最佳濺鍍參數(氧氣濃度 40%)之 AFM 圖，可以發現薄膜表面為均勻微小之晶粒且非常緻密的小圓石狀結構，比起一般的多晶結構，結晶顯得更明顯，表面的細緻度更佳。

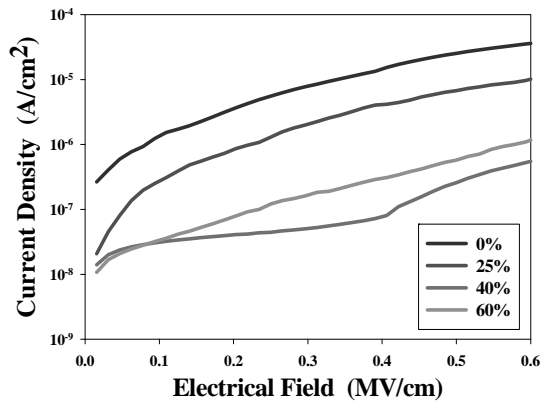


圖 6. 不同氧氣濃度下，V₂O₅ 五氧化二釩薄膜之漏電流密度與外加電場關係圖。

圖 6 所示為五氧化二釩薄膜在金屬-介電層-金屬層 (Metal-Insulator-Semiconductor, MIS)結構中，以室溫下沉積所呈現之漏電流密度與外加電場關係圖。當外加電場在 0.6 MV/cm 時，五氧化二釩薄膜之漏電流約為 $1 \times 10^{-5} \text{ A/cm}^2$ 。所以濺鍍五氧化二釩薄膜時，當濺鍍時間為 120 min 時可發現具有最低之薄膜漏電流。

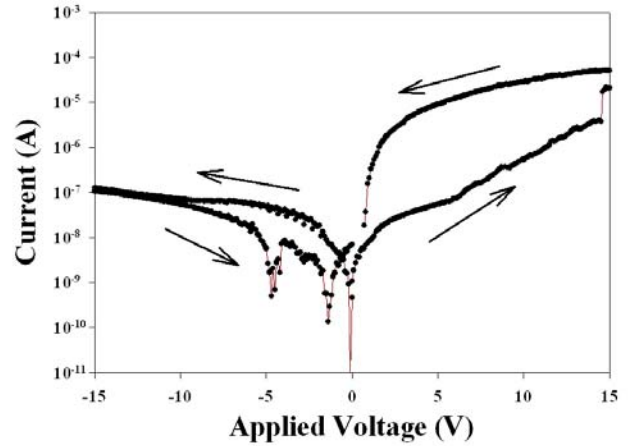


圖 6. 不同氧氣濃度下，五氧化二釩導通電流與外加電壓關係圖。

圖 6 所示為五氧化二釩薄膜在金屬-介電層-半導體層(Metal-Insulator-Semiconductor, MIS)結構中，以室溫下沉積所呈現之導通電流與外加電壓關係圖。可以由電性發現，五氧化二釩薄膜在 15V 的電壓下具有高低阻態雙特性，另外可觀察其 on/off ratio 為 10^3 。

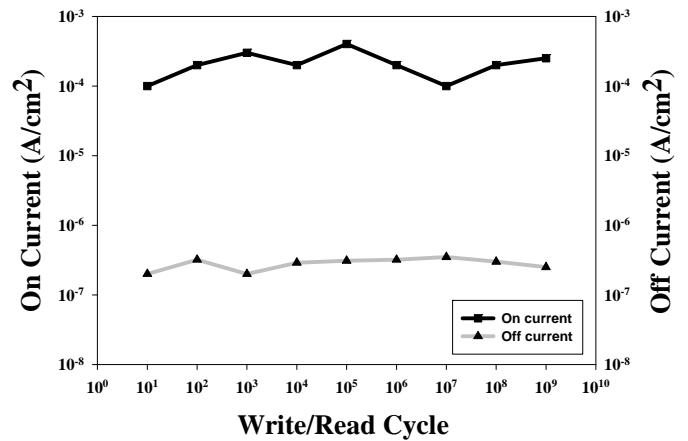


圖 7. V₂O₅ 非揮發性電阻式記憶體元件保持性關係圖。

圖 7 所示為五氧化二釩薄膜在金屬-介電層-半導體層(Metal-Insulator-Semiconductor, MIS)結構中，以室溫下沉積所呈現之非揮發性之電阻式記憶體元件保持性關係圖。可發現在本研究中非揮發性之電阻式記憶體元件保持性可達到 10^9 次數。

致謝

本論文感謝國科會在經費上之補助 (NSC97-2221-E-272-001)。

參考文獻

- [1] S.Q. Liu et al., Appl. Phys. Lett. 76 2749 (2000).
- [2] N. Tsuda, K. Nasu, A. Fujimori, and K. Siratori “Electronic Conduction in Oxides”, Springer 2000.
- [3] Y. Yang, X.W. Sun, B. J. Chen, C. X. Xu, T. P. Chen, C. Q. Sun, B. K. Tay, Z. Sun, “Refractive indices of textured indium tin oxide and zinc oxide thin films”, Thin Solid Films, 510 95 (2006).
- [4] A. Foelske, O. Barbieri, M. Hahn, and R. Kötz, “An X-Ray Photoelectron Spectroscopy Study of Hydrous Ruthenium Oxide Powders with Various Water Contents for Supercapacitors”, Electrochemical and Solid-State Letters, 9 A268 (2006).
- [5] Z. Q. Li, D. X. Zhang, J. J. Lin, J. Appl. Phys. 99 124906 (2006).
- [6] J. P. Chang and Y.-S. Lin, Appl. Phys. Letts 79, 5655 (2001).
- [7] N. Miyata, Appl. Phys. Lett. 79, 5655 (2001).
- [8] Hsiao-Chiang Yao, Ming-Chieh Chiu, Wen-Tang Wu, and Fuh-Sheng Shieu, J. of The Electrochemical Society, 153 F237 (2006).
- [9] S. Seo, M. J. Lee, D. H. Seo, E. J. Jeoung, D.-S. Suh, Y. S. Joung, I. K. Yoo I. R. Hwang, S. H. Kim, I. S. Byun, J.-S. Kim, J. S. Choi, and B. H. Park, Appl. Phys. Letts 85, 5655 (2004).
- [10] Eric L. Miller, Bjorn Marsen, Brian Cole, and Misti Lum, Electrochemical and Solid-State Letters, 9 G248 (2006).
- [11] T. W. Hickmott, J. Appl. Phys. 88, 2805 (2000).
- [12] Kyung Min Kim, Byung Joon Choi, and Cheol Seong Hwang, Appl. Phys. Lett. 90, 242906 (2007)
- [13] Jae-Wan Park, Jong-Wan Park, Dal-Young Kim, and Jeon-Kook Lee, J. Vac Sci Technol. A23, 1309 (2005).
- [14] D. P. Oxley, Electrocomponent Science and Technology 3, 217 (1977).