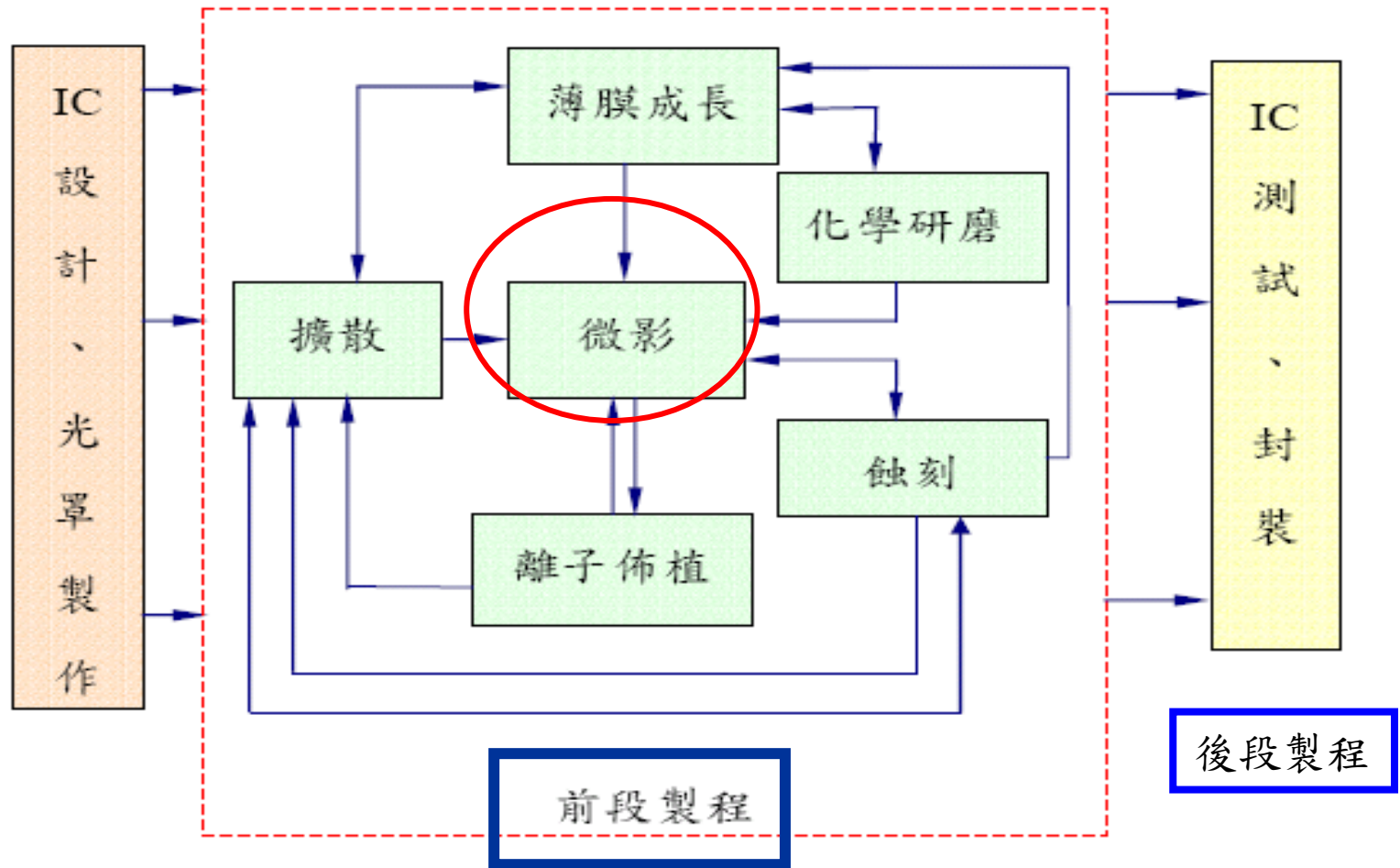


半導體製造技術

IC製造流程圖



半導體的製程

- 一般半導體的製程可區分為前製程作業、晶圓片長成、前段製程及後段製程。
 - 一. 前製程作業包括 IC 的設計與光罩的製作。

光罩的作用有如印刷的網版一樣，經過光線的曝光，將光罩上的圖案轉移到晶上，接著再利用蝕刻的方式，將晶圓上曝光的部分去除，而得到所需的電路。

晶圓片製造

二. 晶圓片製造乃是由二氧化矽經由電弧爐提煉，還原成冶煉級的矽，再經由鹽酸氯化，產生三氧化矽，蒸餾純化後，經過慢速分解過程，形成棒狀或粒狀多晶矽。之後，將其放入石英鉗鍋裡，置於長晶爐並以高溫溶解，然後慢慢往上拉出頸部有3mm的寬度後，再拉出晶冠就是晶體的本身，可拉到直徑8吋或6吋，然後再拉出本體，便製成所謂的晶體柱，最後經過研磨、拋光、切片而成為晶圓片。

前段製程

三. **前段製程**是將清洗好的晶圓，送到爐管，在含氧的環境下，加以熱氧化，進而在晶圓表面長成所需的薄膜，一般多為二氧化矽。之後在晶圓表塗上光阻液，以做為在未來曝光時，保護無須曝光部分，接下來就是做光罩校準的動作，將光罩與晶圓對準，進行曝光，再以顯影劑進行顯影，之後以化學蝕刻或物理蝕刻的方式，去除不需要的部分，並將晶圓清洗，最後便在晶圓上留下所需的電路。

後段製程

四. **後段製程**是將晶片封裝及測試。測試的目的是將依照設計的電路特性，真實的表現出來，而封裝的目的，除了保護易脆的晶片外，更提供機械強度與適當的保護，避免積體電路受到污染。

半導體製程-前段製程

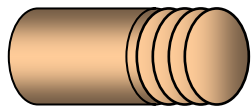
半導體製程概分為三類：（1）薄膜成長，（2）微影罩幕，（3）蝕刻成型。而微機電元件的製造技術，則是利用半導體製造技術為基礎，再加以延伸應用，其製造技術的彈性與變化比一般的IC製造技術來的大，從薄膜成長，黃光微影罩幕，乾濕蝕刻成型等製程，都在微機電製程的應用範疇。

MEMS製程：再加砂微加工與其他精密加工技術，包括異方性蝕刻，電鑄，LIGA等技術，而呈現的微機電元件的新製造技術。整個微機電系統的完成，則是靠各個關鍵元件的整合，而最後系統的封裝測試，也是重要的步驟。以下，由製造技術做一簡單的介紹。

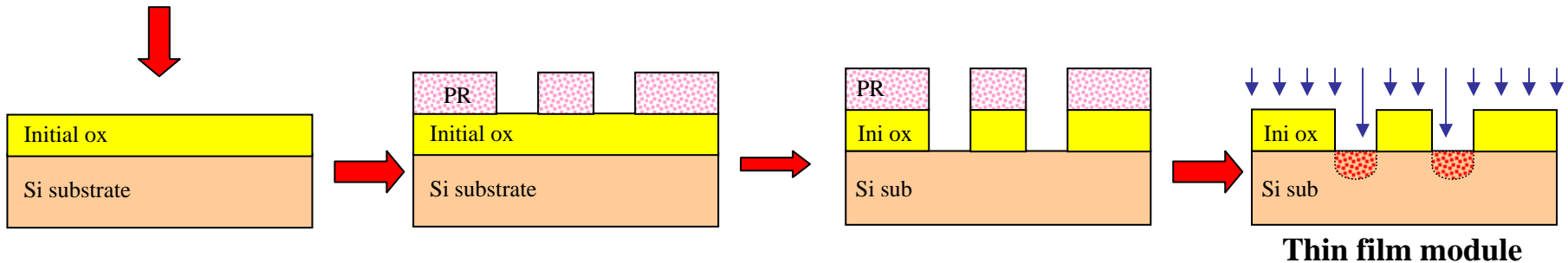
標準之IC製程(1)

IC製造廠的作業是將晶圓廠所做好的晶圓，以光罩印上電路的基本圖樣，再以氧化、擴散、CVD、蝕刻、離子植入...等方法，將電路及電路上的元件，在晶圓上做出，由於IC上的電路設計是層狀結構，因此還要經過多次的光罩投入、圖形製作、形成線路與元件等重複程序，才能做出一個完整的積體電路。

標準之IC製程(2)



初始晶片
(primary wafer)



Thin film module

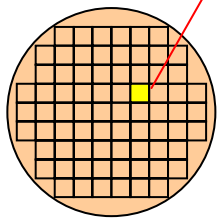


Diff module

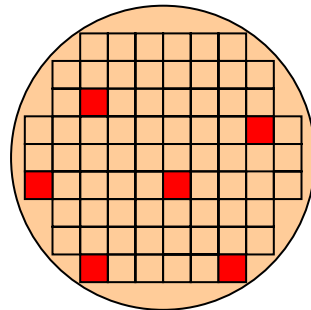
PHOTO module

ETCH module

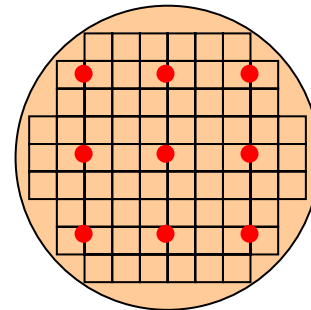
Diff, PHOTO, ETCH, T/F



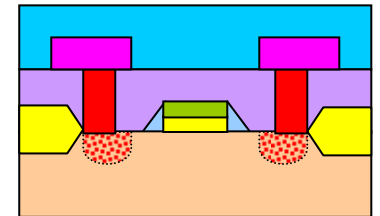
Chip Cutting



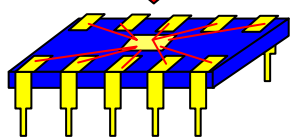
Wafer Sorting



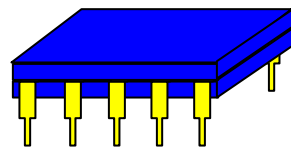
WAT



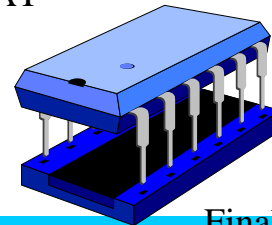
IC cross section



Bonding

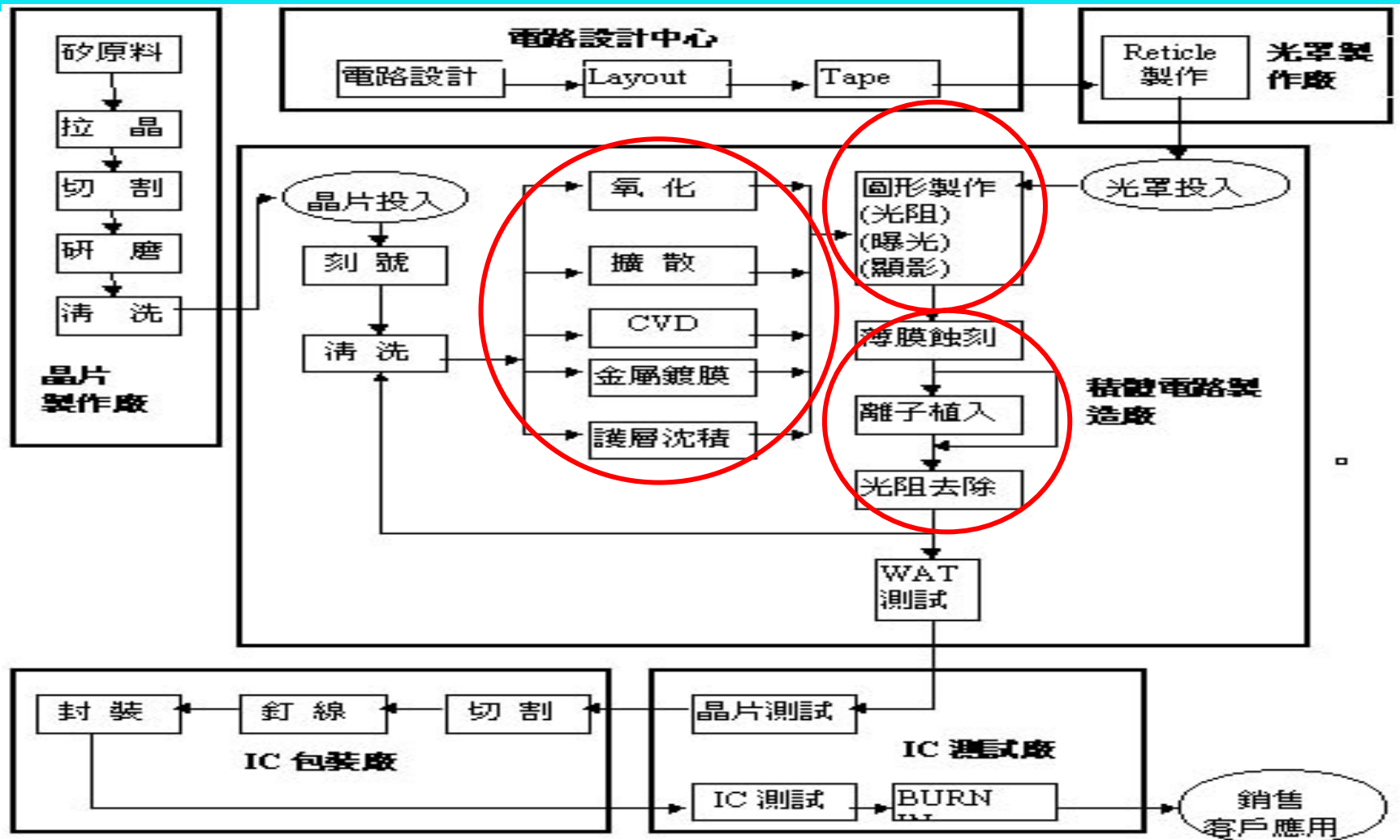


Packaging

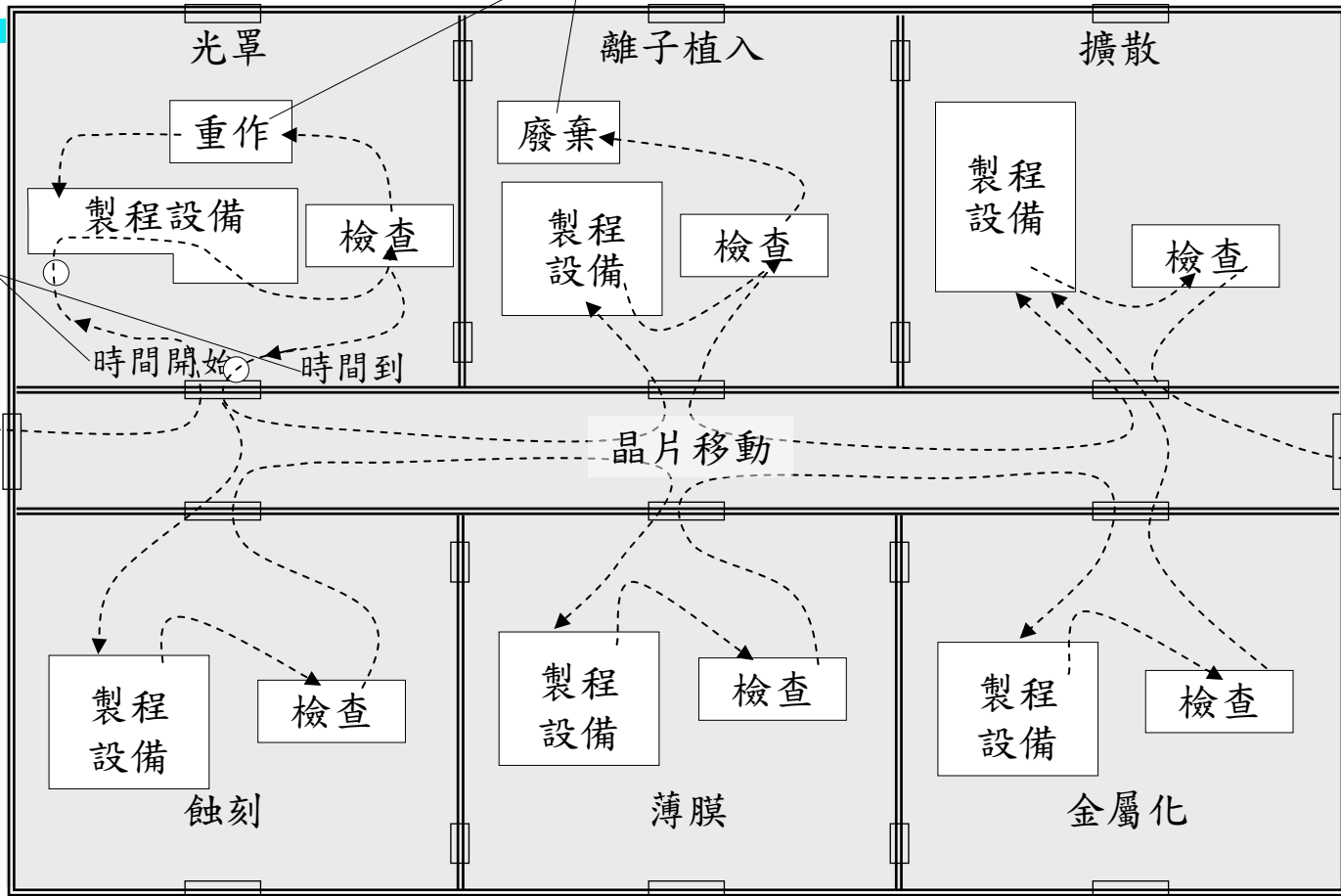


Final Test

標準之IC製程(3)



晶圓廠的產量測量



啟始晶片 ○

○ 晶片出廠

1	2	3	4			
5	6	7	8	9	10	11
12	13	14	15	16	17	18
19	20	21	22	23	24	25
26	27	28	29	30	31	

1						
2	3	4	5	6	7	8
9	10	11	12	13	14	15
16	17	18	19	20	21	22
23	24	25	26	27	28	29
30	31					

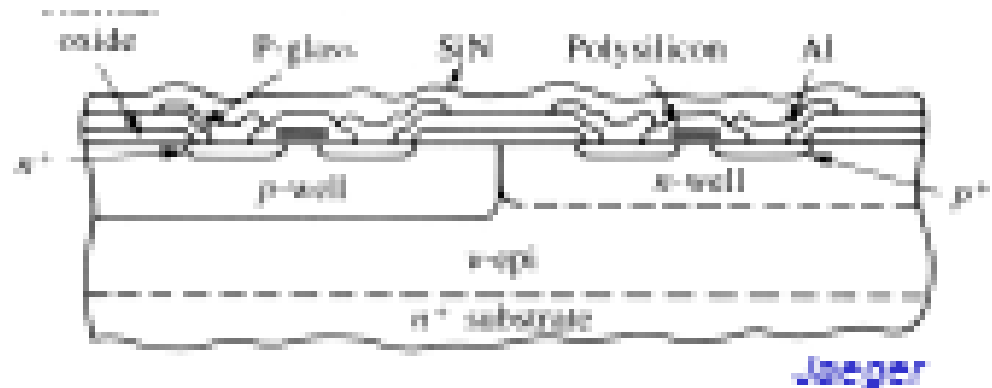
工作時間 = 開始工作之時間 - 工作結束之時間

晶圓產量 = 啟始晶圓數量 - 出廠晶圓數量

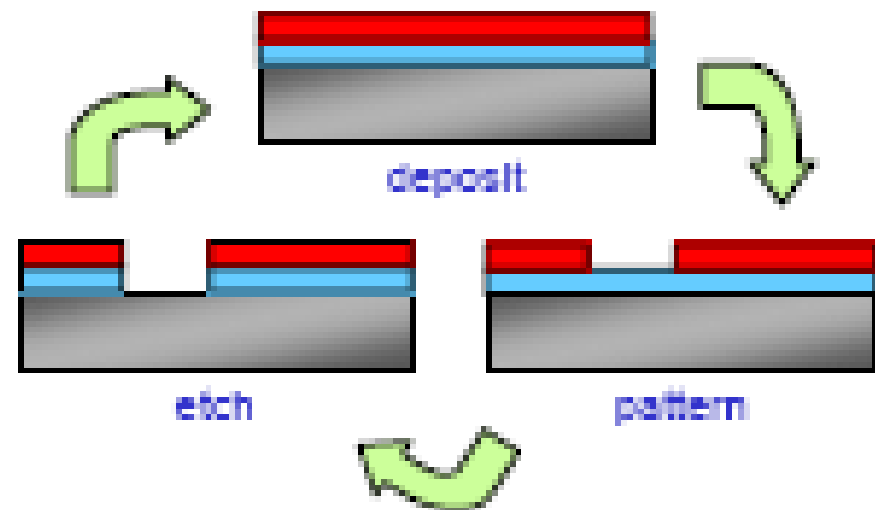
操作員工作效率 = 理想的工作時間 / 實際工作時間

CMOS IC

- Processing steps
 - Oxidation
 - Photolithography
 - Etching
 - Chemical Vapor Deposition
 - Diffusion
 - Ion Implantation
 - Evaporation and Sputtering
 - Epitaxy



Complementary Metal-Oxide-Semiconductor



薄膜成長(Film Deposition)說明

它是在已清潔的矽晶圓上，成長半導體或介電(dielectric)薄膜，作為電性導通或隔絕的材料，通常為了品質的要求，製程溫度會控制在攝氏1000度左右，此型製程機器常被稱為高溫爐管(high temperature furnace)。又按著不同的化學反應，爐管有氧化(oxidation)、低壓化學蒸氣沉積(low pressure chemical vapor deposition, LPCVD)、常壓化學蒸氣沉積(atmospheric pressure CVD, APCVD)、磊晶(epitaxy)等之分。高溫爐管通常允許50片或更多的矽晶片，進行批次性的加工，成本極為經濟。另外常用來沈積金屬薄膜的是蒸鍍(Evaporation)，與濺鍍(Sputter)。

微影罩幕(Lithography/Mask)說明

以薄膜成長法之薄膜係均勻地成長在矽晶片上，另外必須以光蝕微影法(photo-lithography)，來進行平面圖形化(patterning)。其程序是先塗敷一層感光性極強的光阻(photo-resist)，輔以光罩(photo-mask)進行對準(alignment)、曝光(exposure)，最後顯影(development)、烤乾(hard baking)。對準曝光可在曝光機(mask aligner)或步進機(stepper)上，以紫外光(UV light)進行之；也有直接以電子束書寫機(E-beam writer)，一點一點進行曝照。顯影，係將曝光區域之光阻洗去或留存，剩下之光阻圖形在烤乾後，即可作為下一道蝕刻之遮幕或掩膜(etching mask)使用。基本上，微影是半導體製程中常用的昂貴步驟，因為必須一片一片進行，無法批次製作。

蝕刻成型(Etching)說明

在所需要圖形之光阻保護遮掩下，矽晶片可浸入腐蝕酸液中，進行薄膜之濕蝕刻(wet etching)。傳統之化學蝕刻，通常在清洗槽中操作，機具成本低廉，但加工側向誤差大。較先進之腐蝕，是利用電漿(plasma)之乾蝕刻法(dry etching)，優點恰與濕蝕刻法互補之。

以上三個步驟，算是完成了半導體元件一層結構之製作，其他數層或數十層之半導體或金屬結構，也將如法泡製。若每一層結構，都盡如設計般連接，該晶片製作可算初步成功。